

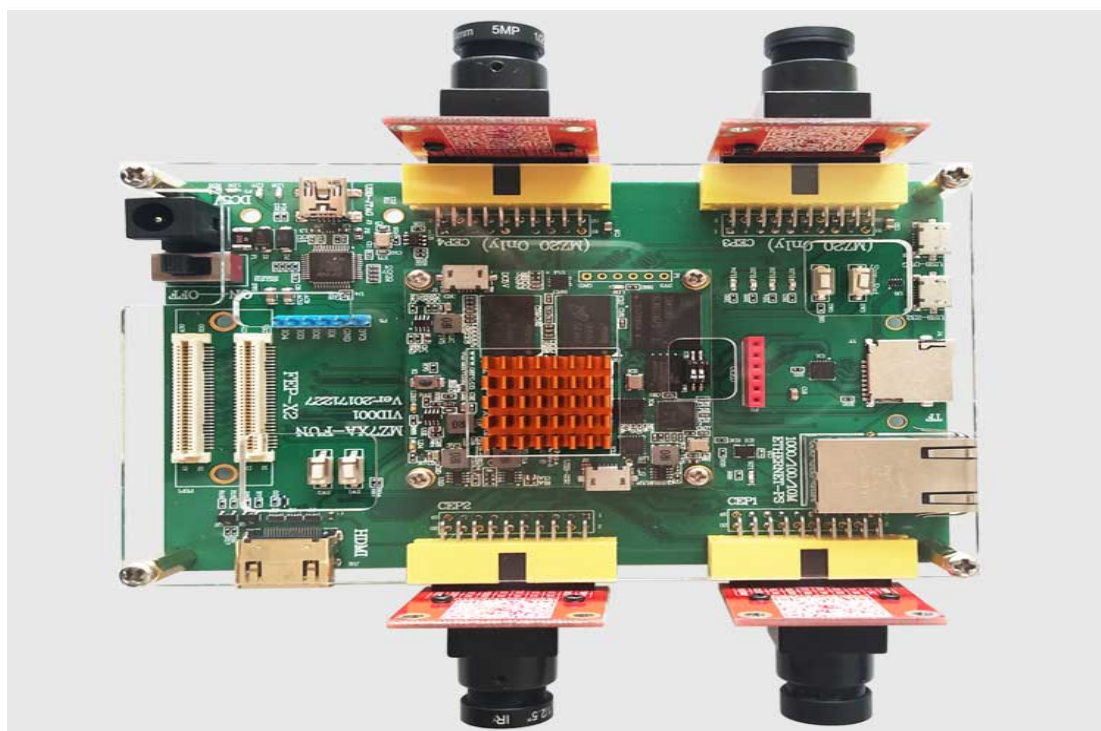
# MZ 7XA 产品参数

|         |   |
|---------|---|
| FPGA    | XC7Z010CLG400-2C ( MZ701-MINI )<br>XC7Z010CLG400-2I ( MZ701 )<br>XC7Z020CLG400-2I ( MZ702 ) |
| DDR3    | 512MB, 800MHZ数据时钟 ( MZ701-MINI )<br>1GB , 800MHZ数据时钟 ( MZ701、MZ702 )                        |
| EMMC    | 无 ( MZ701-MINI )<br>8GB ( MZ701、MZ702 )   |
| SD Card | 8GB   |
| FLASH   | 128Mbit QSPI FLASH  |
| 晶振      | 33.333333Mhz * 1 , PS时钟<br>100Mhz * 1, PL时钟   |
| 以太网     | 1路10/100/1000以太网接口 , 最高速度1000Mbit/S;  |
| HDMI    | 1路IO模拟双向HDMI接口 , 可做输入亦可做输出使用  |
| 串口      | 1路FT232 USB转串口(底板) , 1路CP2104 USB转串口(核心板)   |
| 摄像头接口   | 2路摄像头接口 ( MZ701、MZ701-MINI )<br>4路摄像头接口 ( MZ702 ) ( 官哥标准DVP接口 )                             |
| USB     | 1路USB-OTG 2.0   |
| OLED    | 四线OLED * 1  |
| 按键      | 2路PL用户可分配按键 , 1路PS复位按键 , 1路MIO按键  |
| LED     | 4路用户LED , 1路PS LED  |
| FEPX2   | 48GPIO(24 对差分)  |
| JTAG    | 板载JTAG芯片 , 可通过MINI USB直接下载调试程序  |
| 传感器接口   | 传感器接口   |
| 外形      | 核心板 50X50(mm);<br>底板 130X90(mm)   |

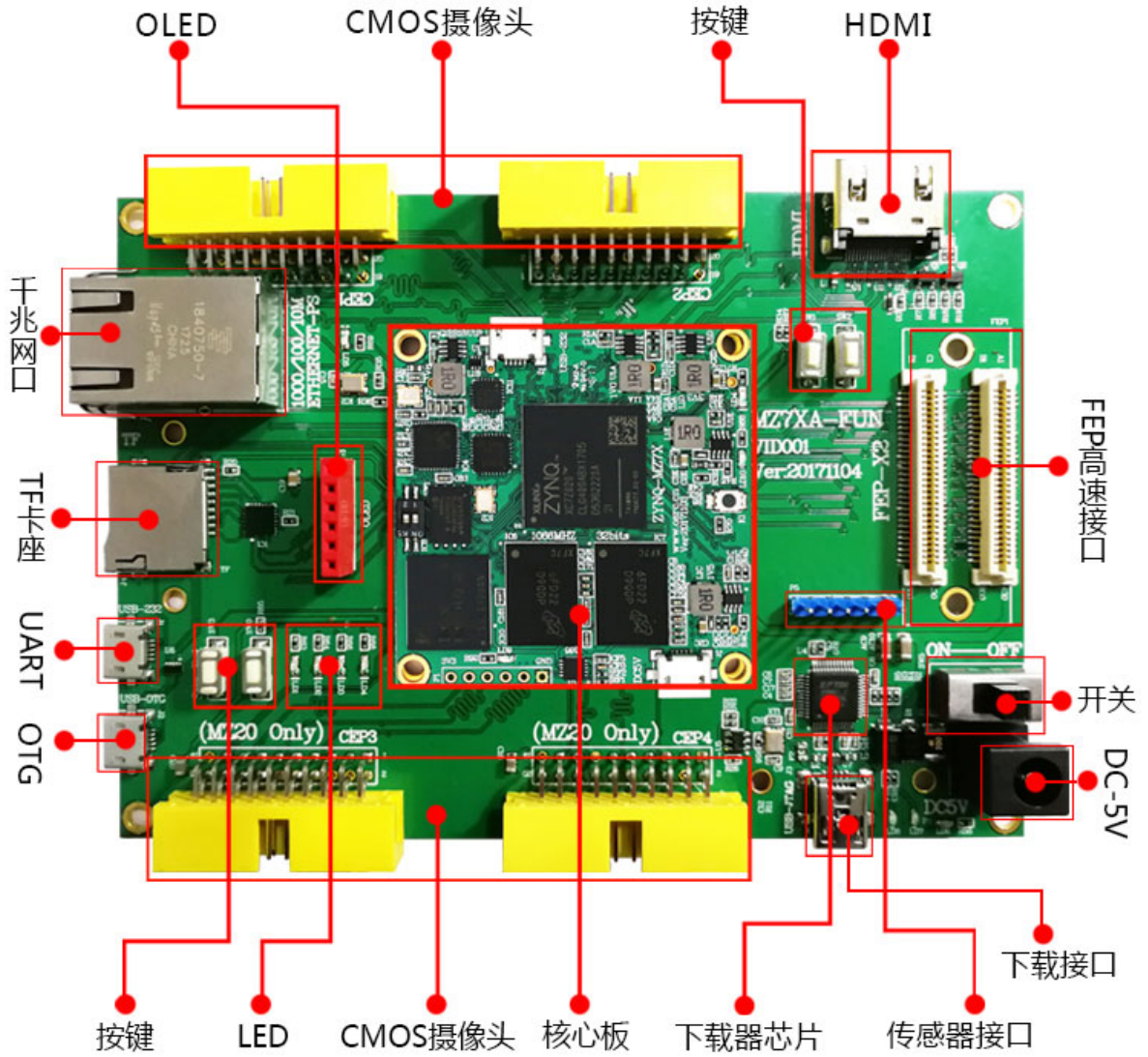
# MZ 7XA FPGA内部逻辑资源

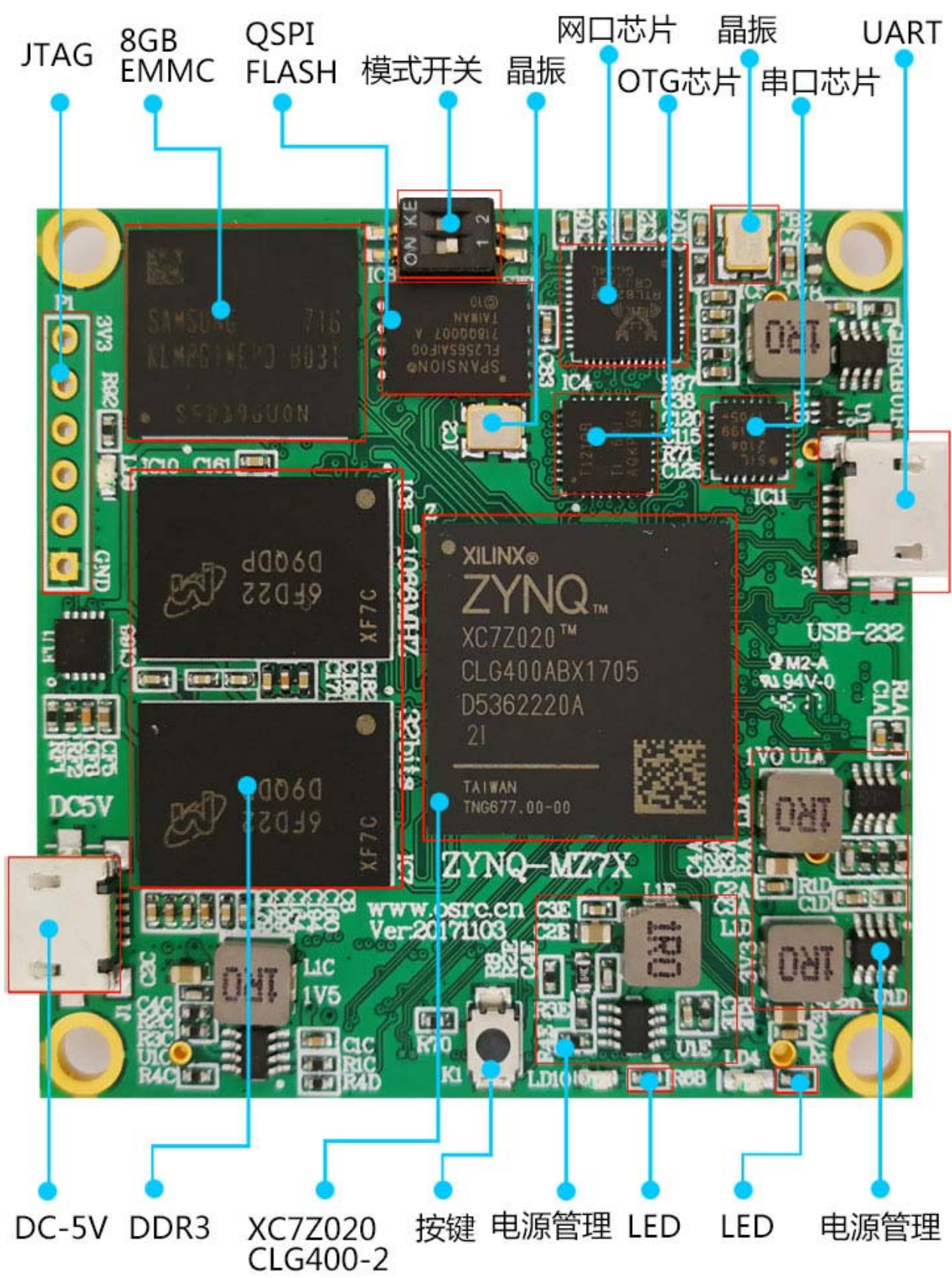
|                        |   |
|------------------------|---|
| 逻辑单元(Logic Cells)      | 85K ( MZ702 )   |
| 查找表 ( LUT )            | 28K ( MZ701、 MZ701-MINI )<br>53200(MZ702)<br>17600(MZ701、 MZ701-MINI) |
| Block RAM大小            | 140(MIZ702)<br>60(MZ701、 MZ701-MINI)                                  |
| DSP处理单元 ( DSP slices ) | 220(MIZ702)<br>80(MZ701、 MZ701-MINI)                                  |
| 触发器 ( Flip-flops )     | 106400(MIZ702)<br>35200(MZ701、 MZ701-MINI)                            |
| 模数转换XADC               | 12bit*1   |
| 速度等级                   | -1(MZ701、 MZ701-MINI)/-2(MZ702)                                       |
| 温度等级                   | 工业级   |

## 丰富的实验历程



# MZ 7XA 产品标注图





JTAG

8GB EMMC

QSPI FLASH

模式开关

晶振

网口芯片

晶振

OTG芯片

串口芯片

UART

DC-5V

DDR3

XC7Z020 CLG400-2

按键

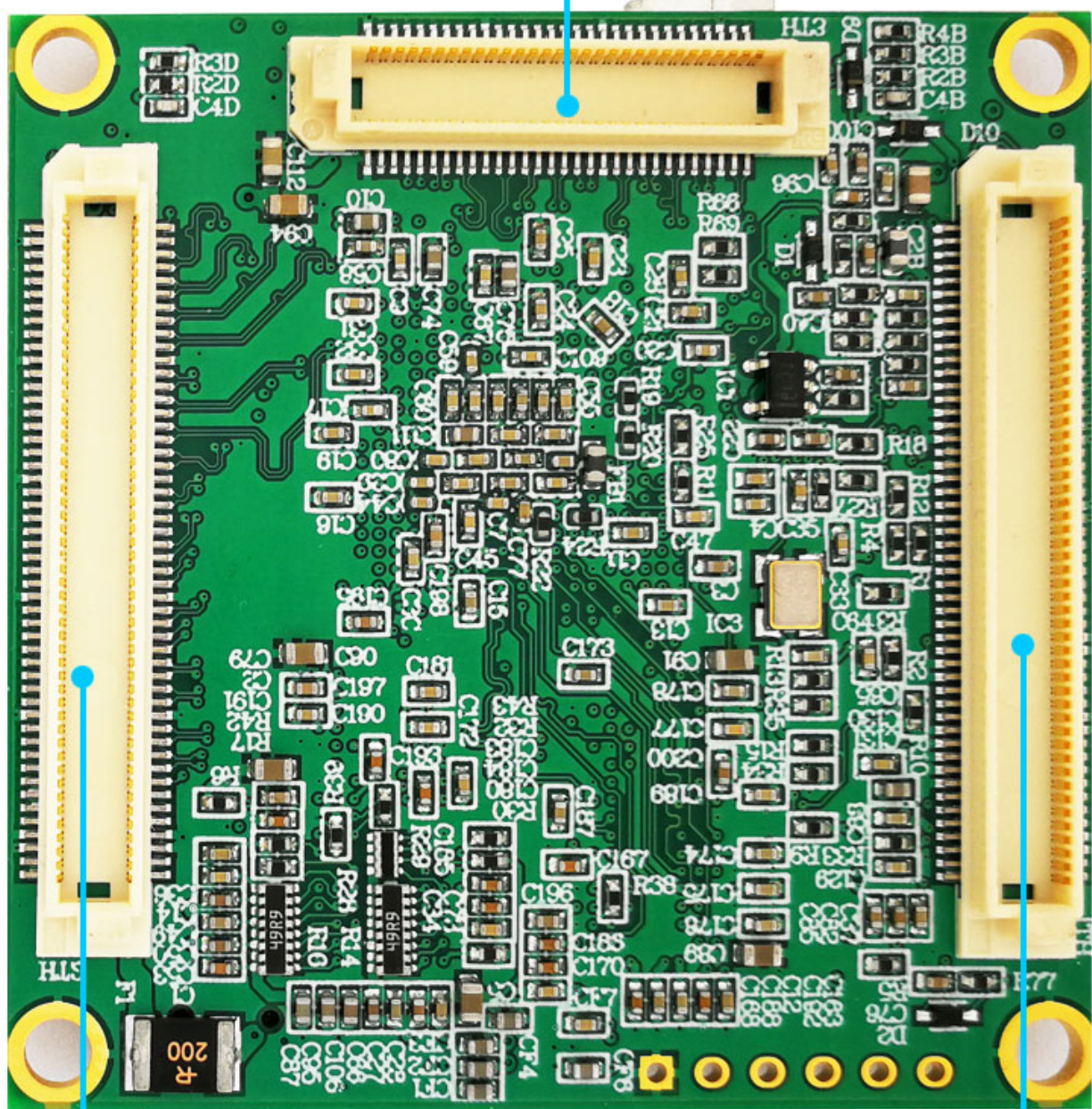
电源管理

LED

LED

电源管理

高速连接器



高速连接器

高速连接器

# MZ7X

# 硬件目录



原理图



硬件手册



底板PCB图纸



核心板尺寸



DataSheet

# MZ7X

# 教程目录

## FPGA基础篇 - 01\_example\_FPGA\_BASE

CH01\_开机程序测试

CH03\_USB下载器驱动安装及下载程序

CH05\_FPGA设计Verilog基础(二)

CH07\_FPGA\_RunLED创建VIVADO工程实验

CH09\_FPGA多路分配器设计

CH02\_ZYNQ\_VIVADO 软件安装

CH04\_FPGA设计Verilog基础(一)

CH06\_FPGA设计Verilog基础(三)

CH08\_FPGA\_Button 按钮去抖动实验

CH10\_HDMI接口测试

## SOC入门基础篇 - 02\_example\_SOC\_BASE

CH01\_Hello World实验

CH03\_EMIO实验

CH05\_UBOOT实验

CH07\_PL中断请求

CH09\_串口中断实验

CH11\_ZYNQ软硬件调试高级技巧

CH13\_AXI\_PWM实验

CH15\_AXI\_OLED 实验

CH17\_利用BRAM实现PS和PL之间通信

CH02\_MIO实验

CH04\_User IP实验

CH06\_XADC实验

CH08\_定时器中断实验

CH10\_Uer GPIO 实验

CH12\_AXI\_Lite总线详解

CH14\_EMIO OLED实验

CH16\_等精度频率计实验

CH18\_双核AMP实验(裸机)

## DMA\XDMA使用篇 - 03\_example\_DMA\_XDMA

CH01\_AXI\_DMA\_LOOP 环路测试

CH03\_AXI\_DMA\_OV7725摄像头采集系统

CH05\_AXI\_VDMA\_OV7725摄像头采集系统

CH07\_DMA\_4\_Video\_Switch视频切换系统

CH09\_AXI\_VDMA\_MT9V034摄像头采集系统

CH11\_FEP\_Camera\_4CH(带字幕叠加)

CH02\_AXI\_DMA\_PL发送数据到PS

CH04\_AXI\_DMA\_OV5640摄像头采集系统

CH06\_AXI\_VDMA\_OV5640摄像头采集系统

CH08\_DMA\_4\_Video\_Stitch视频拼接系统

CH10\_IIC\_Register\_MT9V034采集

## HLS图像算法篇 - 04\_example\_HLS\_image

CH01\_搭建Modelsim和Vivado联合调试环境

CH03\_ImageLoad 实验

CH05\_Sobel算子硬件实现(一)\_HLS实现

CH07\_基于Hough变换的圆检测

CH09\_OTSU自适应二值化

CH11\_快速角点检测的HLS实现

CH02\_shift\_led实验

CH04\_Skin\_Dection实验

CH06\_Sobel算子硬件实现(二)\_硬件验证

CH08\_傅里叶变换的HLS实现

CH10\_MT9V034\_OTSU

## 以太网通信篇 - 05\_example\_eth\_lan

CH01\_DMA\_LWIP以太网传输

CH03\_LWIP\_UDP的QSPI Flash bin烧写

CH05\_LWIP\_UDP网络摄像头方案(进行中...)

CH02\_LWIP\_TCP的QSPI Flash bin烧写

CH04\_LWIP\_TCP实现8路ADC采集发送给PC